

AN0002.1: EFM32 および EFR32 Wireless Gecko シリーズ 1 ハードウェア設計に関する考慮事項



このアプリケーション・ノートでは、EFM32 および EFR32 Wireless Gecko シリーズ 1 デバイスのハードウェア設計に関する考慮事項について詳しく説明します。EFM32 および EZR32 Wireless MCU シリーズ 0 デバイスのハードウェア設計に関する考慮事項については、アプリケーション・ノート『[AN0002.0 : EFM32 および EZR32 Wireless MCU シリーズ 0 ハードウェア設計上の考慮事項](#)』を参照してください。

具体的には、サポートされる電源構成、電源フィルタリングに関する考慮事項、デバッグ・インターフェイス接続、および外部クロック・ソースについて説明します。

EFM32 および EFR32 Wireless Gecko シリーズ 1 デバイス上の DC-DC コンバータのハードウェア設計とレイアウトに関する考慮事項については、アプリケーション・ノート『[AN0948 : EFM32 および EFR32 シリーズ 1 電源構成と DC-DC](#)』を参照してください。

EFR32 Wireless Gecko シリーズ 1 デバイスの無線部分のハードウェア・レイアウトに関する考慮事項については、アプリケーション・ノート『[AN930.1 : EFR32 シリーズ 1 2.4 GHz マッチング・ガイド](#)』、『[AN933.1 : EFR32 シリーズ 1 最小 BOM](#)』、『[AN928.1 : EFR32 シリーズ 1 レイアウト設計ガイド](#)』を参照してください。

要点

- ・ デバイスの電源の整合性を確保するには、デカップリング・コンデンサが必要です。
- ・ デバッグ・インターフェイスは、2 つの通信用ピン (SWCLK と SWDIO) で構成されています。
- ・ 適切に動作させるには、外部クロック・ソースをデバイスに正しく接続する必要があります。

第 1 章 デバイスの互換性

このアプリケーション・ノートは複数のデバイス・ファミリーを対象にしています。一部の機能はデバイスによって異なります。

EFM32 シリーズ 1 の構成 :

- ・ EFM32 Jade Gecko (EFM32JG1/EFM32JG12)
- ・ EFM32 Pearl Gecko (EFM32PG1/EFM32PG12)
- ・ EFM32 Giant Gecko (EFM32GG11/EFM32GG12)
- ・ EFM32 Tiny Gecko (EFM32TG11)

EFR32 Wireless Gecko シリーズ 1 の構成 :

- ・ EFR32 Blue Gecko (EFR32BG1/EFR32BG12/EFR32BG13/EFR32BG14)
- ・ EFR32 Flex Gecko (EFR32FG1/EFR32FG12/EFR32FG13/EFR32FG14)
- ・ EFR32 Mighty Gecko (EFR32MG1/EFR32MG12/EFR32MG13/EFR32MG14)

第 2 章 電源の概要

2.1 はじめに

EFM32 および EFR32 Wireless Gecko シリーズ 1 デバイスの平均消費電流は非常に小さいですが、適切なデカップリングが必要です。すべてのデジタル回路で、電流はクロック・エッジに対応して短パルスで引き抜かれます。特に複数の I/O ラインが同時に切り替わる場合は、平均消費電流が非常に小さくても、電源の過渡電流パルスが数ナノ秒間、数百 mA オーダーになることがあります。

こういった過渡電流は、高インピーダンス電源ラインを適切に伝送せず、供給電圧にかなりのノイズが発生します。このノイズを減らすために、この過渡電流の流れる短い間、電流を補足するデカップリング・コンデンサが使用されます。

2.2 デカップリング・コンデンサ

デカップリング・コンデンサは、高周波過渡電流に対応するために電源、MCU、グラウンド間の電流ループをできるだけ短くします。このため、すべてのデカップリング・コンデンサは、それぞれの電源ピン、接地ピン、PCB（プリント回路基板）接地面のできるだけ近くに配置する必要があります。

すべての外部デカップリング・コンデンサの温度範囲は、アプリケーションが使用される環境に対応している必要があります。たとえば、温度範囲が $-55 \sim +85 \text{ }^\circ\text{C}$ （標準温度範囲デバイス）または $-55 \sim +125 \text{ }^\circ\text{C}$ （拡張温度範囲デバイス）の場合は、キャパシタンスの変化が $\pm 15\%$ の X5R セラミック・コンデンサが適しています。

レギュレータ出力コンデンサ（DECOUPLE、VREGSW、VREGO、使用可能な場合）の場合、システム設計者は、温度やバイアス電圧に関するコンデンサの特性に特に注意を払う必要があります。一部のコンデンサ（特に小型のパッケージや安価な誘電体を使用する場合）では、温度または DC バイアス電圧が上昇すると、キャパシタンスの値が大幅に低下する場合があります。レギュレータ出力キャパシタンスがデータシートに指定されている制限の範囲外になるような変更があると、その電源の出力が不安定になる場合があります。

2.3 電源要件

すべてのデバイスにおいて、電圧要件と電源ピン間の依存関係を考慮することが重要になります。システム設計者は、電力構成やトポロジにかかわらず、これらの電源要件を確実に満たす必要があります。絶対最大定格および相対的システム電圧制約の詳細については、デバイスのデータシートを参照してください。

EFM32 シリーズ 1 電源要件

- ・ VREGVDD = AVDD（システムの最大電圧であること）
- ・ VREGVDD \geq DVDD
- ・ VREGVDD \geq IOVDD
- ・ DVDD \geq DECOUPLE

EFR32 Wireless Gecko シリーズ 1 電源要件

- ・ VREGVDD = AVDD（システムの最大電圧であること）
- ・ VREGVDD \geq DVDD
- ・ VREGVDD \geq PAVDD (2.4 GHz またはデュアル・バンド・デバイスの場合、PAVDD はデバイス・ピンを意味し、サブ GHz デバイスの場合、PAVDD は外部電源アンプを意味します)
- ・ VREGVDD \geq RFVDD
- ・ VREGVDD \geq IOVDD
- ・ DVDD \geq DECOUPLE

電源ピンの概要

デバイスには、電源ピンのないものもあります。以下の表は、使用可能な電源ピンの概要を示しています。

表 2.1. Power Supply Pin Overview

Pin Name	Product Family	Description
AVDD	All devices	Supply to analog peripherals
DECOUPLE	All devices	Output of the internal digital LDO
IOVDD	All devices	GPIO supply voltage
VBUS	All USB-enabled devices	Primary input to the internal 3.3 V LDO, and the USB 5 V sense input. Can be connected to the USB 5 V supply. If unused, may be left floating (a weak internal pull-down will ensure the pin remains at ground).
VREGI	All USB-enabled devices	Secondary input to the internal 3.3 V LDO. Typically connected to the USB 5 V supply. If unused, may be left floating (a weak internal pull-down will ensure the pin remains at ground).
VREGO	All USB-enabled devices	Output of the internal 3.3 V LDO
VREGVDD	All devices	Input to the DC-DC converter
VREGSW	All devices	DC-DC powertrain switching node
VREGVSS	All devices	DC-DC ground
DVDD	All devices	DC-DC feedback node and input to the internal digital LDO
RFVDD	EFR32 Wireless Gecko シリーズ 1 only	Supply to radio analog and HFXO
PAVDD	EFR32 Wireless Gecko シリーズ 1 only	Supply to 2.4 GHz radio power amplifier

2.4 DECOUPLE

すべての EFM32 および EFR32 Wireless Gecko シリーズ 1 デバイスには、コアとデジタル・ロジックに電力を供給する内部リニア・レギュレータが搭載されています。DECOUPLE ピンは、デジタル LDO の出力であり、1 uF のコンデンサが必要です。

EFM32xG1 および EFR32xG1 DECOUPLE ピン

EFM32xG1 および EFR32xG1 デバイスでは、デジタル LDO への入力電源は DVDD ピンであり、DECOUPLE ピンは LDO の出力です。

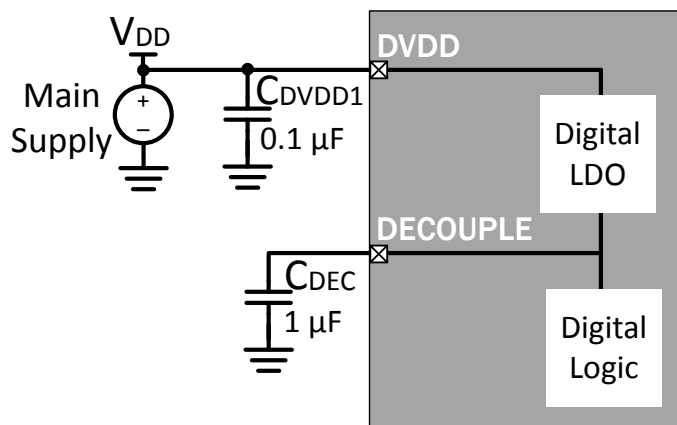


図 2.1. EFM32xG1 および EFR32xG1 デバイス上の DVDD および DECOUPLE

EFM32xG11/12 および EFR32xG12/13/14 DECOUPLE ピン

EFM32xG11/12 および EFR32xG12/13/14 デバイスでは、デジタル LDO への入力電源は、AVDD ピン（パワー・オンのデフォルト）または DVDD ピンです。DECOUPLE ピンは LDO の出力です。デジタル LDO 電流は、AVDD ピンから供給されている間、20 mA に制限されることに注意してください。起動後、ファームウェアは EMU_PWRCTRL_REGPWSEL を構成して、デジタル LDO の電力を DVDD から供給します。

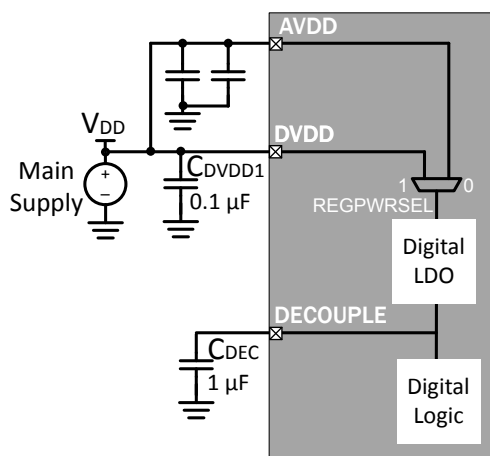


図 2.2. EFM32xG11/12 および EFR32xG12/13/14 デバイス上の DVDD および DECOUPLE

2.5 IOVDD

IOVDD ピンは、デバイスのすべての GPIO ピンにデカップリングを提供します。IOVDD ピンあたり $0.1 \mu\text{F}$ のコンデンサ、および $10 \mu\text{F}$ のバルク・コンデンサの使用が推奨されます。同じ電源上に容量の大きい他のバルク・コンデンサが存在する場合 (IOVDD = AVDD = システム主電源で、既に複数の $10 \mu\text{F}$ が複数存在するなど)、バルク・コンデンサの値を安全に下げることができます。

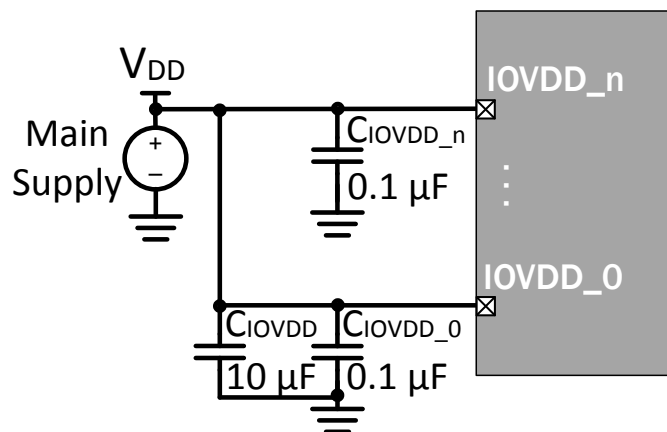


図 2.3. IOVDD デカップリング

Note: IOVDD は、EFM32xG11/12 および EFR32xG12/13/14 デバイスの DC-DC コンバータから供給しないでください。リセット時に DC-DC コンバータはデフォルトで未構成の安全状態になり、出力フローティングはファームウェアが必要な構成を行うまで接続回路の給電が行われない状態が続きます。工場出荷時のブランク・デバイスはブートローダを実行しますが、IOVDD 電力がないため、BOOT_RX ピンと BOOT_TX ピンを介したホストとの通信に失敗します。この場合、ファームウェアの初回ダウンロードにデバッグ・インターフェイス (DBG_SWCLKTCK および DBG_SWDIOTMS) を使用しても、同様に失敗します。

2.6 AVDD

デバイスのアナログ・ペリフェラルの性能は、AVDD 電源の質に影響されます。アナログ性能があまり要求されないアプリケーションの場合は、AVDD の単純なデカップリング方式が許容されます。最高品質のアナログ性能を必要とするアプリケーションの場合は、より堅固なデカップリングとフィルタリングが必要になります。

AVDD アナログ電源ピンの数は、デバイスおよびパッケージによって異なることがあります。

2.6.1 AVDD 標準的なデカップリング

下の図は、AVDD ピンのデカップリングの標準的なアプローチを示しています。一般に、 $10 \mu\text{F}$ のバルク・コンデンサ (C_{AVDD}) 1 つと、AVDD ピン ($C_{AVDD_0} \sim C_{AVDD_n}$) ごとに 10 nF のコンデンサ 1 つを含める必要があります。

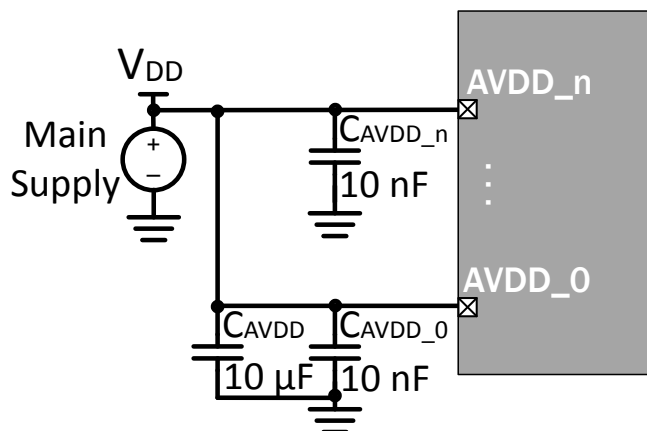


図 2.4. AVDD 標準的なデカップリング

2.6.2 AVDD の改良されたデカップリング

下の図は、AVDD ピンのデカップリングとフィルタリングの改良されたアプローチを示しています。一般に、10 μ F のバルク・コンデンサ (C_{AVDD}) 1 つと、AVDD ピン ($C_{AVDD_0} \sim C_{AVDD_n}$) ごとに 10 nF のコンデンサ 1 つを含める必要があります。さらに、フェライト・ビーズとシリーズ 1 Ω の抵抗によって、電源のフィルタリングと絶縁が強化されます。

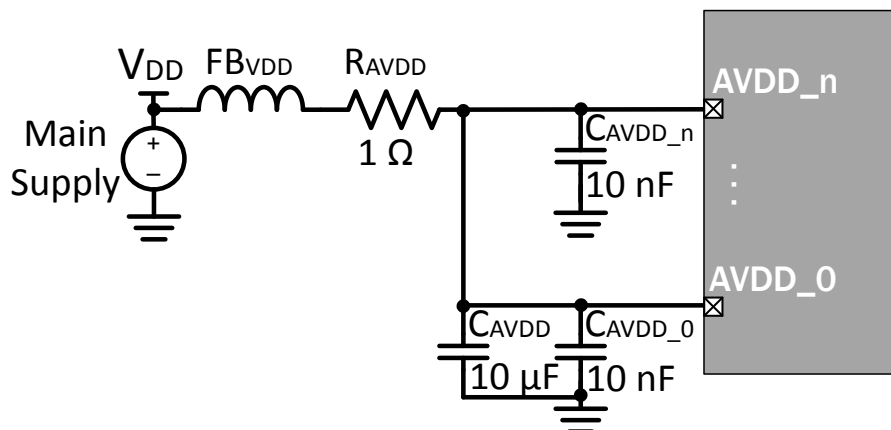


図 2.5. AVDD の改良されたデカップリング

下の表に、AVDD フィルタリングに適した推奨されるフェライト・ビーズの部品番号を示します。

表 2.2. Recommended Ferrite Beads

Manufacturer	Part Number	Impedance	I_{MAX} (mA)	DCR (Ω)	Operating Temperature ($^{\circ}$ C)	Package
Würth Electronics	74279266	1 k Ω @ 100 MHz	200	0.600	-55 to +125	0603/1608
Murata	BLM21BD102SN1D	1 k Ω @ 100 MHz	200	0.400	-55 to +125	0805/2012

2.7 USB (VREGI & VREGO)

一部の EFM32 および EFR32 Wireless Gecko シリーズ 1 デバイスには USB コントローラと 3.3 V LDO が統合されています。電源デカップリングについては、信号伝達および制御信号と共に、セクション 第 6 章 USB で説明します。

2.8 DC-DC

一部の EFM32 および EFR32 Wireless Gecko シリーズ 1 デバイスには、電力効率の向上に使用できるオンチップ DC-DC コンバータが搭載されています。ただし、DC-DC コンバータ出力 (V_{DCDC}) で付加的なスイッチング・ノイズが発生するため、特定のフィルタリング・コンポーネントを使用する必要があります。

2.8.1 DC-DC – 未使用

DC-DC コンバータを使用していない場合は、DVDD ピンを VREGVDD ピンに短絡する必要があります。VREGSW はフロートのままにして、VREGVSS を接地する必要があります。

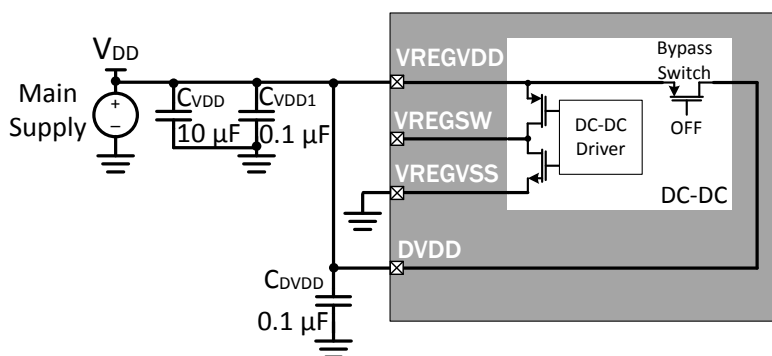


図 2.6. DC-DC コンバータを使用しない場合の構成

2.8.2 DC-DC – DVDD への電力供給

最も低電力なアプリケーションでは、下の図に示すように、DC-DC コンバータを使用して DVDD 電源（および EFR32 Wireless Gecko シリーズ 1 上の RFVDD と PAVDD）に電力を供給できます。この構成では、DC-DC 出力 (V_{DCDC}) は DVDD に接続されます。DVDD ピンは、DC-DC コンバータの帰還経路であるだけでなく、内部デジタル LDO に電力を供給し、内部デジタル LDO はデジタル回路に電力を供給します。

システム設計者は、温度やバイアス電圧に関する DC-DC 出力コンデンサ (C_{DCDC}) の特性に特に注意する必要があります。一部のコンデンサ（特に小型のパッケージや安価な誘電体を使用する場合）では、温度が変化したり DC バイアス電圧が上昇したりすると、公称キャパシタンスが大幅に低下する場合があります。DC-DC 出力キャパシタンスがデータシートに指定されている制限の範囲外になるような変更があると、その電源の出力が不安定になる場合があります。

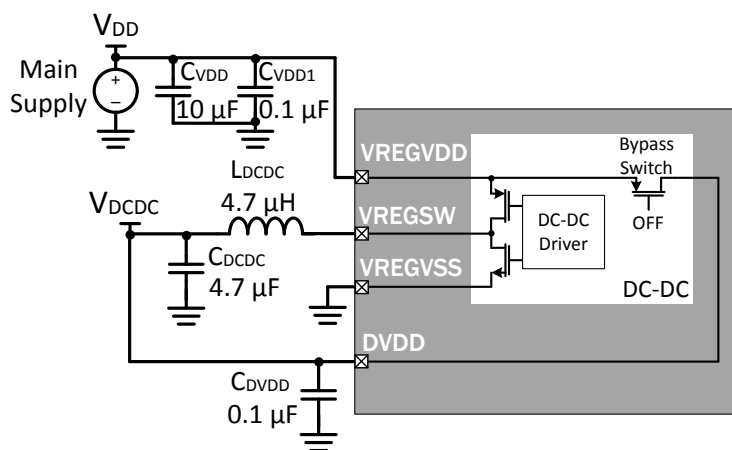


図 2.7. DC-DC コンバータから DVDD への電力供給

Note: C_{DCDC} は、このアプリケーション・ノート以前の改訂版では 1.0 μF でした。1.0 μF を引き続き使用することはできますが、動的な負荷条件下やモードの変更中の性能が向上するため、新しい設計には 4.7 μF が推奨されます。Silicon Labs EFR32xG1 基準無線ボードでは 1.0 μF を使用しているため、EFR32xG1 ソフトウェアでは 1.0 μF の使用をデフォルトにしています (emuDcdcLnCompCtrl_4u7F よりも emuDcdcLnCompCtrl_1u0F を使用)。EFR32xG1 で 4.7 μF を使用するには、低ノイズ・モード補償器制御 emuDcdcLnCompCtrl 値の修正が必要です。EFR32xG12 以降では、基準無線ボードのハードウェアとソフトウェアの両方で 4.7 μF がデフォルトです。

2.9 無線 (RFVDD と PAVDD) - EFR32 Wireless Gecko シリーズ 1

EFR32 Wireless Gecko シリーズ 1 デバイスでは、無線電源 (PAVDD と RFVDD) は通常、次の 2 つのソースのいずれかから給電されます。

1. 統合された DC-DC コンバータ。このオプションにより、パワー効率が向上しますが、最大送信電力は 13 dBm に制限されます。ただし、DC-DC コンバータ出力 (V_{DCDC}) で付加的なスイッチング・ノイズが発生するため、特定のフィルタリング・コンポーネントを使用する必要があります。
2. 主電源。このオプションでは効率が低下しますが、13 dBm を超える送信電力を必要とするシステムを簡単にフィルタリングしてサポートすることができます。

2.9.1 RFVDD と PAVDD - DC-DC からの給電

最小消費電力での動作を可能にするため、DC-DC コンバータ出力 (V_{DCDC}) から RFVDD および PAVDD に電力を供給することができます。ただし、 V_{DCDC} から PAVDD に電力を供給する場合、最大送信電力は 13 dBm に制限されます。高出力が必要な場合は、DC-DC 出力からではなく、主電源から PAVDD に電力を供給する必要があります。

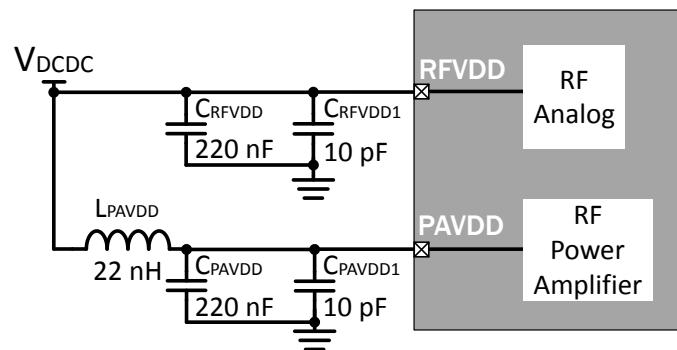


図 2.8. RFVDD と PAVDD のデカップリング (2.4 GHz アプリケーション、両電源ともに DC-DC 出力から給電)

最小限の部品表 (BOM) オプションでは、 C_{RFVDD1} と C_{PAVDD1} を使用しないため、少ない消費電力で許容可能な RF 性能が得られます。最小限の BOM オプションの詳細と性能比較については、『AN933.1 : EFR32 シリーズ 1 最小 BOM』を参照してください。

表 2.3. RFVDD & PAVDD Decoupling Values, Powered from DC-DC Converter

Application	C_{RFVDD}	C_{RFVDD1}	L_{PAVDD}	C_{PAVDD}	C_{PAVDD1}
2.4 GHz	220 nF	10 pF	22 nH	220 nF	10 pF
2.4 GHz (minimal BOM)	220 nF	-	22 nH	220 nF	-
sub-GHz	220 nF	56 - 270 pF	100 - 270 nH	220 nF	56 - 270 pF
sub-GHz (minimal BOM)	220 nF	-	100 - 270 nH	220 nF	-

表 2.4. Recommended L_{PAVDD} 22 nH Inductor

Manufacturer	Part Number	Inductance (nH)	I_{MAX} (mA)	DCR (Ω)	Operating Temperature ($^{\circ}C$)	Package
Murata	LQG15HS22NJ02D	22 \pm 5%	300	0.420	-55 to +125	0402/1005

2.9.2 RFVDD と PAVDD – 主電源からの給電

13 dBm よりも大きな送信電力が必要な場合は、主電源から PAVDD に直接電力を供給する必要があります。RFVDD は、主電源と DC-DC 出力 (V_{DCDC}) のいずれかからでも電力を受けることができます。この構成では、主電源のノイズは V_{DCDC} よりも小さいと推定されるため、PAVDD 入力に L_{PAVDD} フィルタ・インダクタは示されていません。

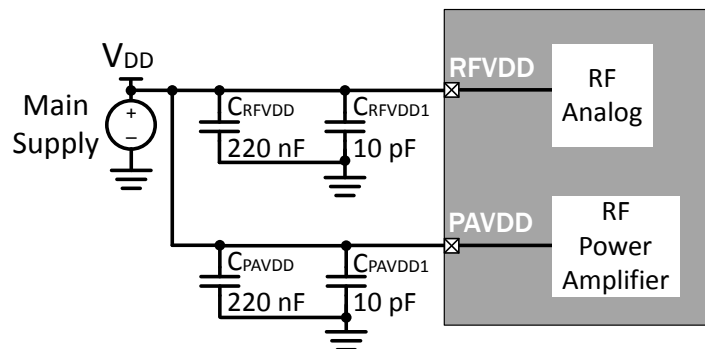


図 2.9. RFVDD と PAVDD のデカップリング (2.4 GHz アプリケーション、両電源ともに主電源から給電)

最小限の部品表 (BOM) オプションでは、 C_{RFVDD1} と C_{PAVDD1} を使用しないため、少ない消費電力で許容可能な RF 性能が得られます。最小限の BOM オプションの詳細と性能比較については、『AN933.1 : EFR32 シリーズ 1 最小 BOM』を参照してください。

表 2.5. RFVDD & PAVDD Decoupling Values, Powered from Main Supply

Application	C_{RFVDD}	C_{RFVDD1}	L_{PAVDD}	C_{PAVDD}	C_{PAVDD1}
2.4 GHz	220 nF	10 pF	–	220 nF	10 pF
2.4 GHz (minimal BOM)	220 nF	–	–	220 nF	–
sub-GHz	220 nF	56 - 270 pF	–	220 nF	56 - 270 pF
sub-GHz (minimal BOM)	220 nF	–	–	220 nF	–

第 3 章 電源構成の例

3.1 POR 後の EFM32 および EFR32 Wireless Gecko シリーズ 1 の構成

3.1.1 EFM32xG1 および EFR32xG1 起動時の構成

パワー・オン・リセット (POR) 中、EFM32xG1 および EFR32xG1 デバイスは安全な起動構成で起動し、使用可能なすべての電力構成をサポートします。

起動時の構成では、

- ・ DC-DC コンバータのバイパス・スイッチがオンになります (VREGVDD ピンを内部で DVDD ピンに短絡します)。
- ・ アナログ・ブロックの電力は AVDD 電源ピン (EMU_PWRCTRL_ANASW = 0) から供給されます。

電源がオンになった後、ファームウェアは外部のハードウェア構成に基づいてデバイスを構成できます。

Note: 図 3.1 EFM32xG1 および EFR32xG1 起動時の構成(11 ページ) は、デバイス起動時のデフォルト電源構成を示す目的にのみ提供されており、使用可能なアプリケーション構成ではありません。

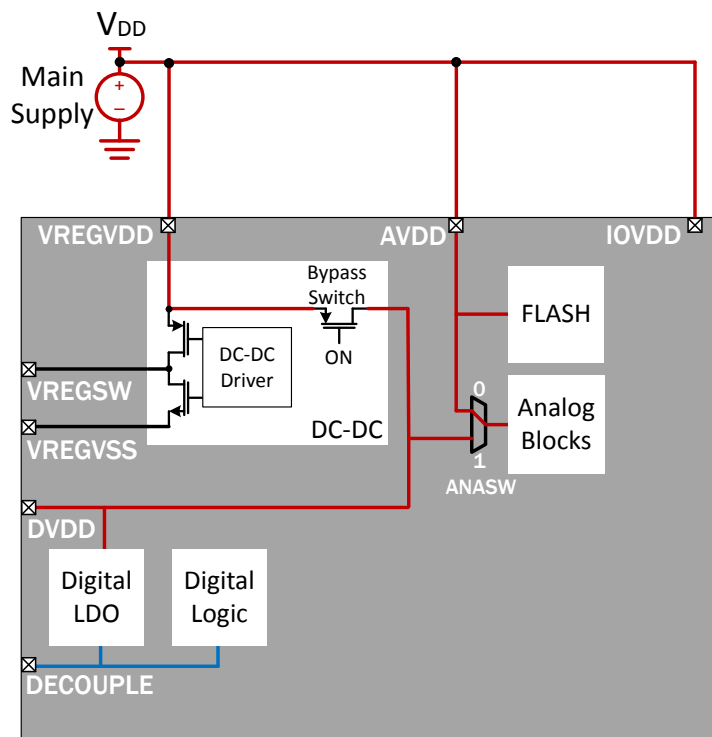


図 3.1. EFM32xG1 および EFR32xG1 起動時の構成

3.1.2 EFM32xG11/12 および EFR32xG12/13/14 の未構成の構成

パワー・オン・リセット (POR) または EM4 シャットオフ (EM4S) が発生すると、EFM32xG11/12 および EFR32xG12/13/14 デバイスは安全状態で構成され、使用可能なすべての電力構成をサポートします。

この未構成の構成状態では、

- ・ DC-DC コンバータのバイパス・スイッチがオフになります。
- ・ 内部デジタル LDO の電力は、AVDD ピン (EMU_PWRCTRL_REGPWRSEL = 0) から供給されます。REGPWRSEL=0 が 20 mA の場合は、LDO に流れる最大許容電流に注意してください。このため、起動直後にファームウェアを REGPWRSEL=1 に構成して、デジタル LDO の電力を DVDD から供給する必要があります。
- ・ アナログ・ブロックの電力は AVDD 電源ピン (EMU_PWRCTRL_ANASW = 0) から供給されます。

電源がオンになった後、ファームウェアは外部のハードウェア構成に基づいてデバイスを構成できます。

Note: 図 3.2 EFM32xG11/12 および EFR32xG12/13/14 の未構成の構成(12 ページ) は、デバイス起動時のデフォルト電源構成を示す目的にのみ提供されており、使用可能なアプリケーション構成ではありません。

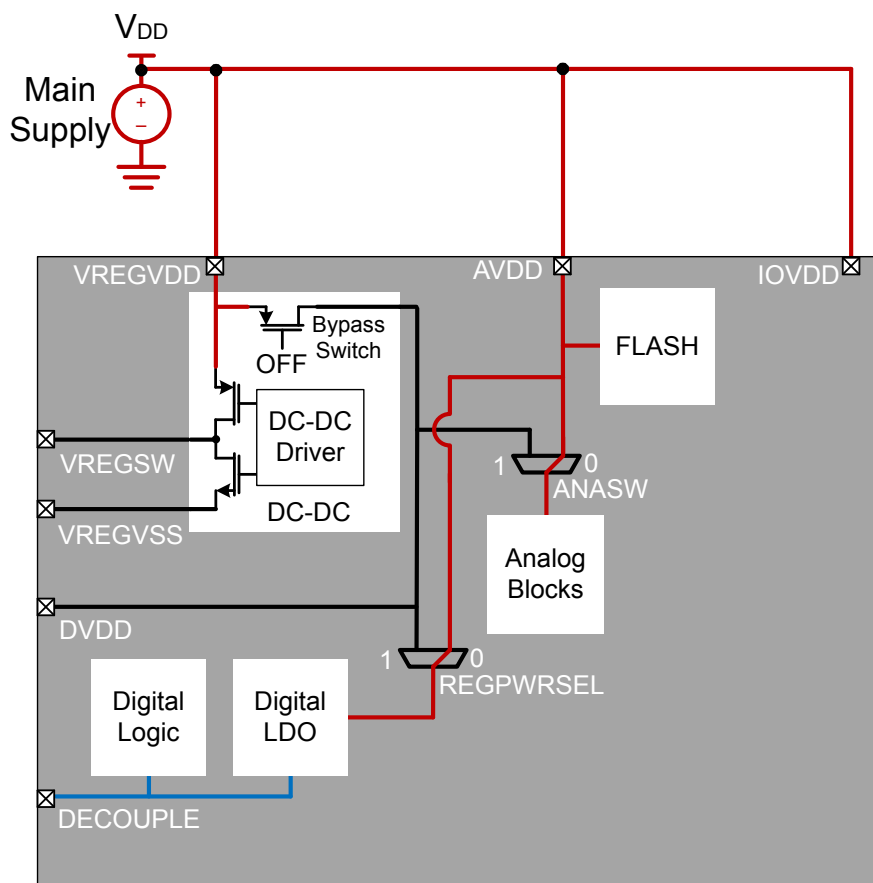


図 3.2. EFM32xG11/12 および EFR32xG12/13/14 の未構成の構成

3.3 EFR32 Wireless Gecko シリーズ 1 – DC-DC なし、2.4 GHz、 ≤ 13 dBm の例

EFM32 および EFR32 Wireless Gecko シリーズ 1 アプリケーションでは、消費電力を最小限に抑えるために、DC-DC コンバータを使用する必要があります。DC-DC コンバータには、各電力網上の標準的なデカップリング・コンデンサの他に、外部インダクタとコンデンサが必要です。DC-DC コンバータの動作の詳細、emlib プログラミング、推奨される DC-DC 部品、サポートされる電源構成の詳細については、アプリケーション・ノート『AN0948 : EFM32 および EFR32 シリーズ 1 電源構成と DC-DC』を参照してください。

最も低電力な無線アプリケーションでは、DC-DC コンバータを使用して DVDD、および RFVDD と PAVDD に電力を供給できます。この構成では、

- ・ DC-DC 出力 (V_{DCDC}) は DVDD に接続され、内部デジタル LDO (EFR32xG12/13/14 の REGPWRSEL = 1) に電力を供給し、そこからデジタル回路に電力が供給されます。
- ・ 両無線電源 (RFVDD と PAVDD) は、DC-DC 出力からも給電されます。
- ・ AVDD は主電源に接続されます。EMU_PWRCTRL_ANASW ビットの状態に応じて、内部アナログ・ブロックは AVDD または DVDD から電力を受けることができます。フラッシュは常に AVDD から給電されます。
- ・ IOVDD は主電源に接続されます。ただし、2.3 電源要件 で説明されているように、VREGVDD \geq IOVDD の場合、主電源に接続する必要はありません。

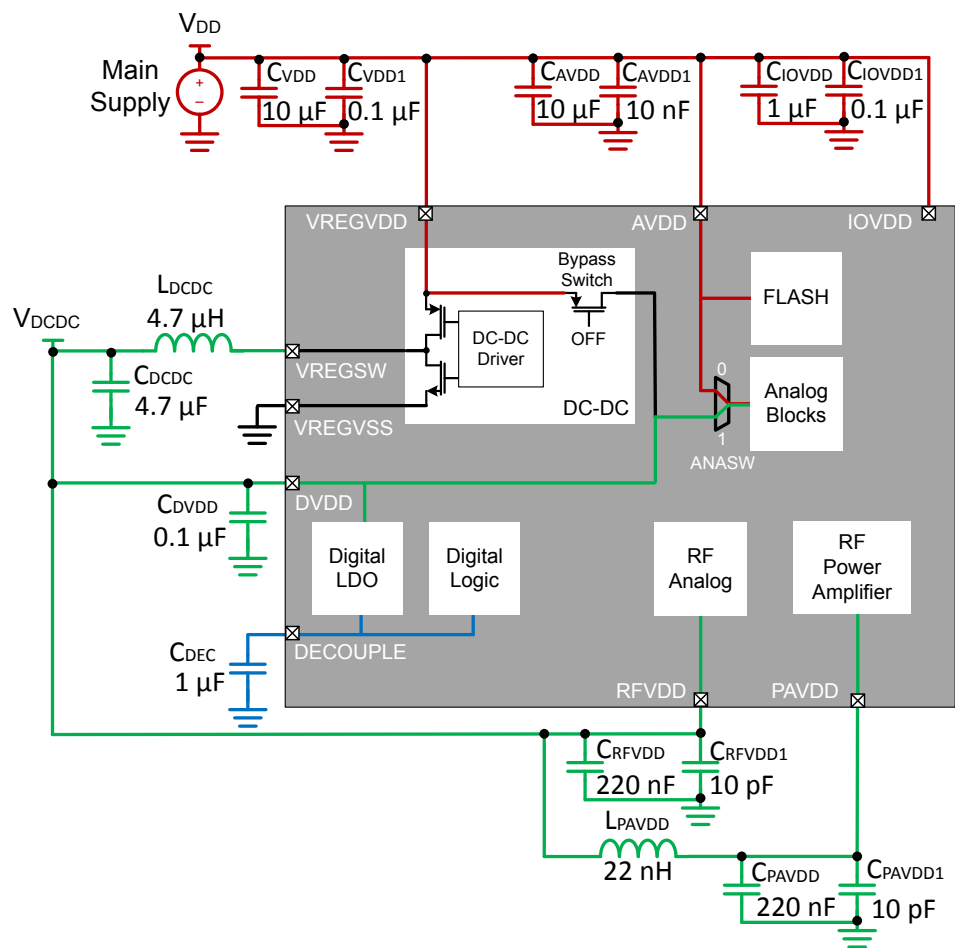


図 3.3. EFR32xG1 DC-DC、2.4 GHz、 ≤ 13 dBm の例

Note: C_{DCDC} は、このアプリケーション・ノートの以前の改訂版では 1.0 μ F でした。1.0 μ F を引き続き使用することはできますが、動的な負荷条件下やモードの変更中の性能が向上するため、新しい設計には 4.7 μ F が推奨されます。Silicon Labs EFR32xG1 基準無線ボードでは 1.0 μ F を使用しているため、EFR32xG1 ソフトウェアでは 1.0 μ F の使用をデフォルトにしています (emuDcdcLnCompCtrl_4u7F よりも emuDcdcLnCompCtrl_1u0F を使用)。EFR32xG1 で 4.7 μ F を使用するには、低ノイズ・モード補償器制御 emuDcdcLnCompCtrl 値の修正が必要です。EFR32xG12 以降では、基準無線ボードのハードウェアとソフトウェアの両方で 4.7 μ F がデフォルトです。

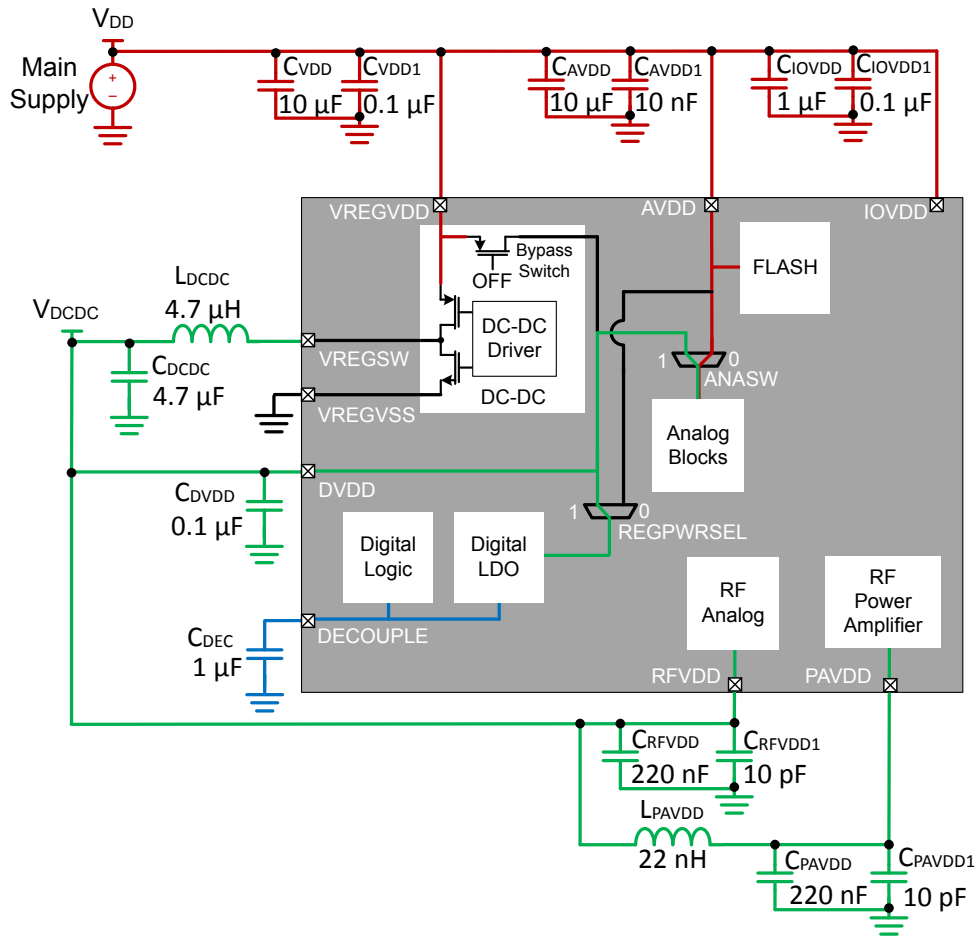


図 3.4. EFR32xG12/13/14 DC-DC、2.4 GHz、≤ 13 dBm の例

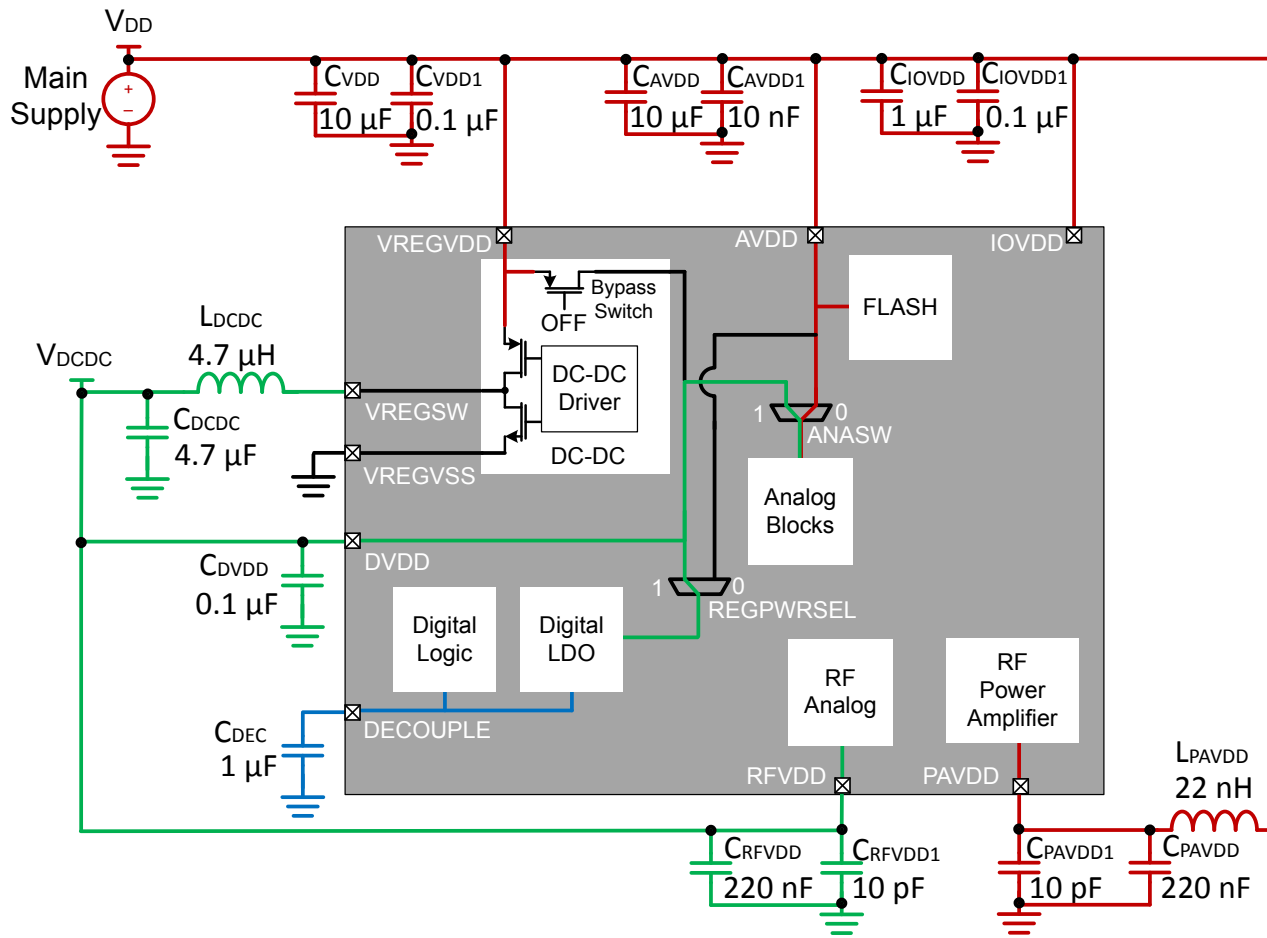


図 3.6. EFR32xG12/13/14 DC-DC、2.4 GHz、> 13 dBm の例

3.5 EFM32 シリーズ 1 – DC-DC の例

下の図は、DC-DC コンバータを使用する EFM32 シリーズ 1 デバイスの一般的な構成を示しています。

この構成では、

- ・ DC-DC 出力 (V_{DCDC}) は DVDD に接続され、内部デジタル LDO (EFM32xG11/12 の REGPWRSEL = 1) に電力を供給し、内部デジタル LDO からデジタル回路に電力が供給されます。
- ・ AVDD は主電源に接続されます。EMU_PWRCTRL_ANASW ビットの状態に応じて、内部アナログ・ブロックは AVDD または DVDD から電力を受けることができます。フラッシュは常に AVDD ピンから給電されます。
- ・ IOVDD は主電源に接続されます。ただし、2.3 電源要件 で説明されているように、 $V_{REGVDD} \geq IOVDD$ の場合、主電源に接続する必要はありません。

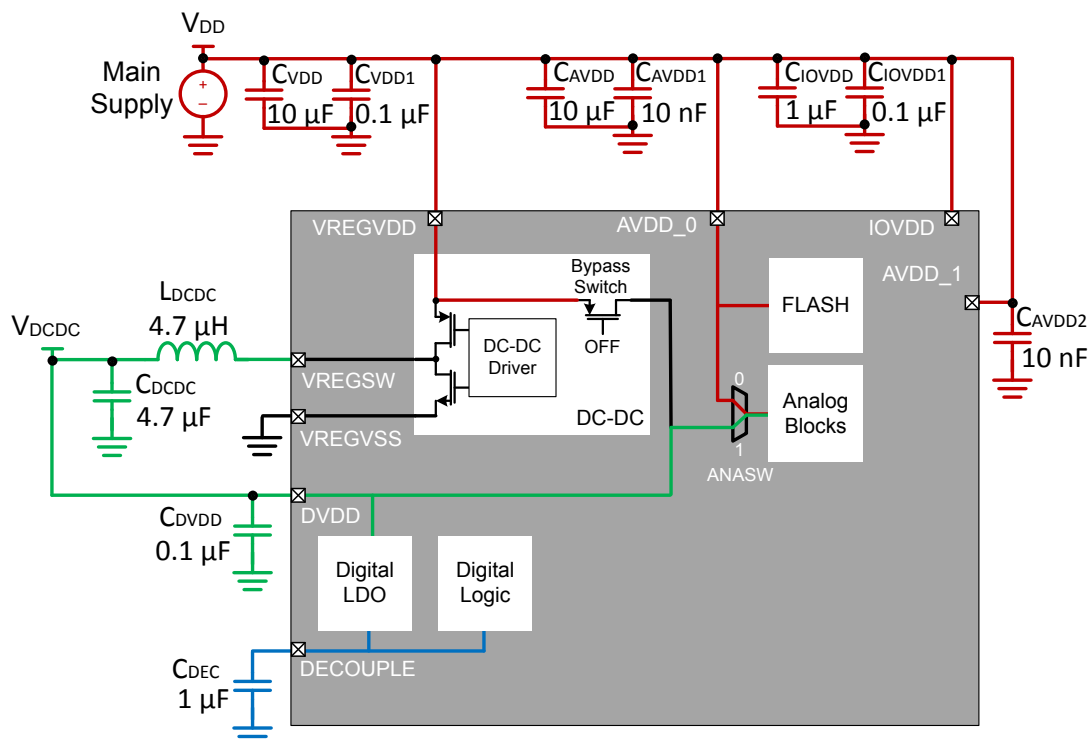


図 3.7. EFM32xG1 DC-DC の例

Note: C_{DCDC} は、このアプリケーション・ノートの以前の改訂版では 1.0 μF でした。1.0 μF を引き続き使用することはできますが、動的な負荷条件下やモードの変更中の性能が向上するため、新しい設計には 4.7 μF が推奨されます。Silicon Labs EFM32PG1 スターター・キット・ボードでは 1.0 μF を使用しているため、EFM32xG1 ソフトウェアでは 1.0 μF の使用をデフォルトにしています (emuDcdcLnCompCtrl_4u7F ではなく emuDcdcLnCompCtrl_1u0F を使用)。EFM32xG1 で 4.7 μF を使用するには、低ノイズ・モード補償器制御 emuDcdcLnCompCtrl 値の修正が必要です。後続のすべての EFM32 デバイスについては、スターター・キット・ハードウェアと対応するソフトウェアの両方で 4.7 μF がデフォルトになります。

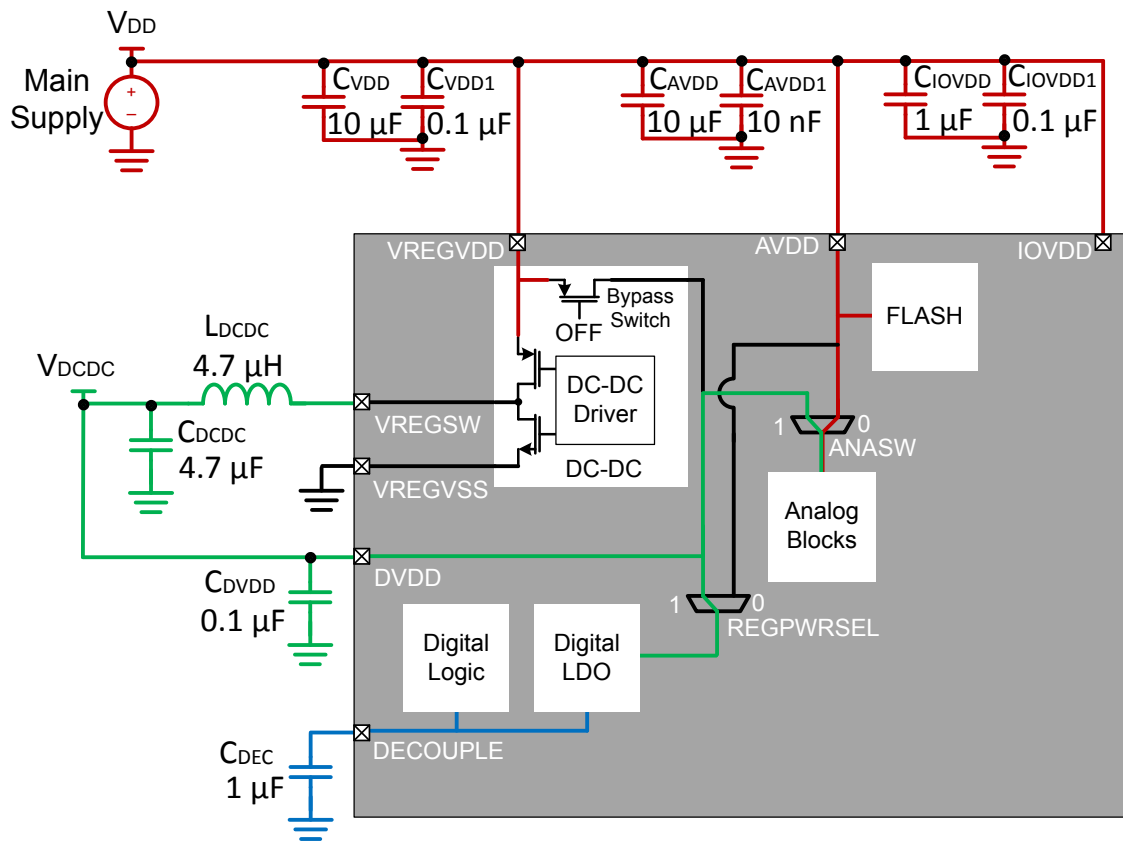


図 3.8. EFM32xG11/12 DC-DC の例

第 4 章 デバッグ・インターフェイスと外部リセット・ピン

4.1 シリアル・ワイヤ・デバッグ

シリアル・ワイヤ・デバッグ (SWD) インターフェイスは、すべての EFM32 および EFR32 Wireless Gecko シリーズ 1 デバイスでサポートされており、SWCLK (クロック入力) ライン、SWDIO (データ入力/出力) ライン、およびオプションの SWO (シリアルワイヤ出力) で構成されています。SWO ラインは、インストルメンテーション・トレースとプログラム・カウンタ・サンプリングで使用されるもので、フラッシュのプログラミングや通常のデバッグには必要ありません。ただし、高度なデバッグを行う場合に役立つため、設計者はこれをその他の SWD 信号とともに含めることが強く奨励されています。

次の図は、標準の ARM 20 ピン・デバッグ・ヘッダへの接続を示しています。マイクロコントローラ、電源、またはグラウンドに接続されていないピンは、未接続のままにしておく必要があります。

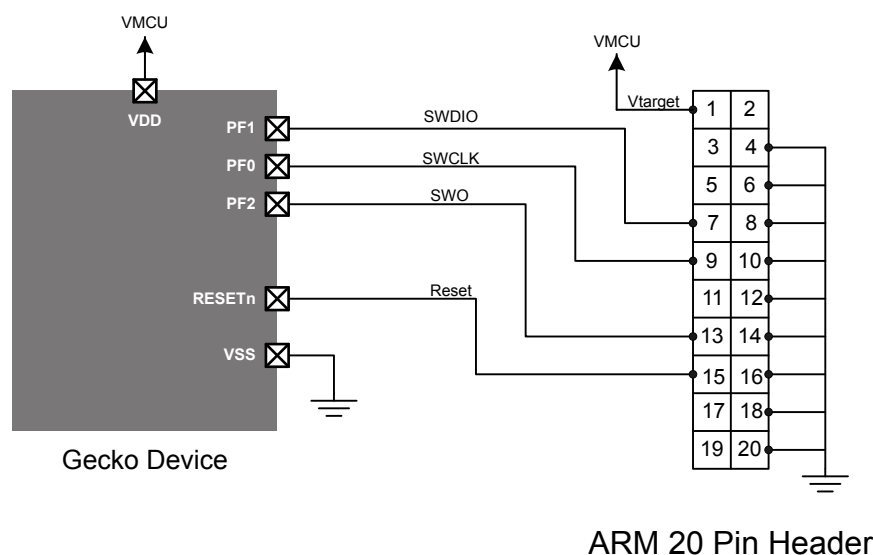


図 4.1. EFM32 および EFR32 Wireless Gecko シリーズ 1 ARM 20 ピン・デバッグ・ヘッダへの SWD 接続

Note:

1. V_{target} 接続では、電力は供給されません。デバッガは、そのレベル・トランスレータの基準電圧として V_{target} を使用します。
2. PF2 は SWO 信号のデフォルトの場所であり、特定のパッケージにおいて PF0 (SWCLK) および PF1 (SWDIO) に隣接しているか、またはその付近に存在します。SWO は特定の他のピンにマッピングすることができます。該当するデバイスのデータシートを参照してください。

その他のデバッグおよびプログラミング・インターフェイスについては、アプリケーション・ノート『AN958: カスタム設計のデバッグおよびプログラミング・インターフェイス』を参照してください。

4.2 JTAG デバッグ

EFM32 および EFR32 Wireless Gecko シリーズ 1 デバイスでは、TCK (クロック)、TDI (データ入力)、TDO (データ出力)、TMS (入力モード選択) ラインを使用する JTAG デバッグがオプションでサポートされています。TCK は JTAG インターフェイス・クロックです。TDI は入力データの経路であり、TCK の立ち上がりエッジでサンプリングされます。TDO は出力データの経路であり、TCK の立ち下がりエッジでシフト・アウトされます。最後に、TMS は入力モード選択信号で、テスト・アクセス・ポート (TAP) ステート・マシンの遷移を決定します。

Note: EFM32 および EFR32 Wireless Gecko シリーズ 1 デバイスにおける JTAG の実装では、バウンダリ・スキャンのテストはサポートされていません。パススルー・モードで動作し、ファームウェア・プログラミングやバウンダリ・スキャンの目的で JTAG を実装する他のデバイスのチェーンに参加することができます。

次の図は、ARM 20 ピン・デバッグ・コネクタへの接続を示しています。接続のないピンは未接続のままにしておく必要があります。

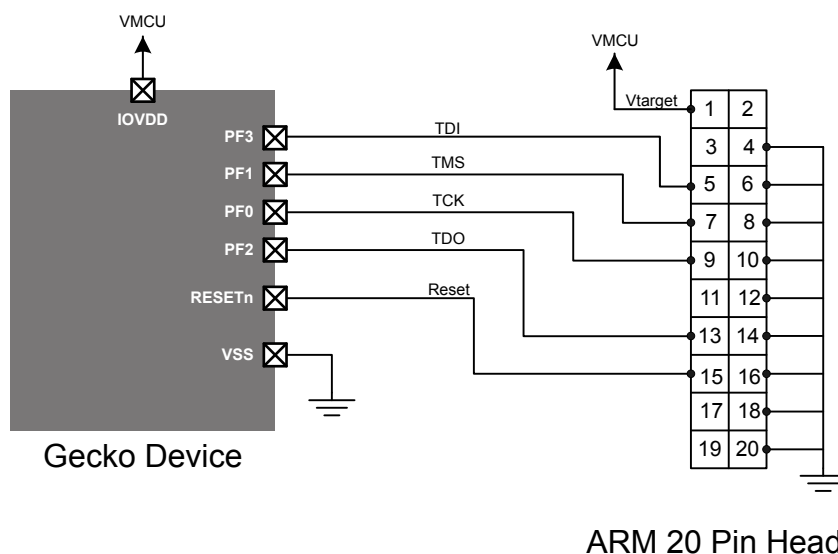


図 4.2. EFM32 および EFR32 Wireless Gecko シリーズ 1 ARM 20 ピン・デバッグ・ヘッダへの JTAG 接続

Note: V_{target} 接続では、電力は供給されません。デバッグは、そのレベル・トランスレータの基準電圧として V_{target} を使用します。

その他のデバッグおよびプログラミング・インターフェイスについては、アプリケーション・ノート『AN958: カスタム設計のデバッグおよびプログラミング・インターフェイス』を参照してください。

4.3 外部リセット・ピン (RESETn)

EFM32 および EFR32 Wireless Gecko シリーズ 1 プロセッサは、RESETn ピンをローで駆動することでリセットされます。弱い内部プルアップ・デバイスでは RESETn ピンがハイに保持されるため、外部リセット・ソースが不要な場合は未接続のままにしておくことができます。また、RESETn にはローパス・フィルタも接続されており、ノイズ・グリッチによる意図しないリセットを防ぎます。プルアップ・デバイスと入力フィルタの特性は、GPIO ピンの特性と同じであり、デバイスのデータシートに記載されています。

Note: 内部プルアップは、リセットを確実にリリースするためのものです。デバイスが破損する可能性があるため、デバイスの電源が入っていない状態で RESETn を外部プルアップに接続したり、ハイで駆動したりしないでください。これはバックアップ電源モードの使用時にも重要になります。内部プルアップ・デバイスは自動的にバックアップ母線に切り替わり、RESETn に接続された外部プルアップによってシステムの他のデバイスに再び電力が供給されることがあります。

第 5 章 外部クロック・ソース

5.1 はじめに

EFM32 および EFR32 Wireless Gecko シリーズ 1 デバイスは、内部 LF と HF の RC 発振器に加え、高周波数クロックおよび低周波数クロックを提供するさまざまな外部クロック・ソースをサポートします。LF と HF の両方のドメインで使用可能な外部クロック・ソースは水晶、セラミック共振器、外部発振器（方形波または正弦波）です。このセクションでは、外部クロック・ソースの接続方法について説明します。

外部発振器の詳細については、アプリケーション・ノート「AN0016.1: 発振器設計上の考慮事項」を参照してください。アプリケーション・ノートは、Silicon Labs のウェブサイト (www.silabs.com/32bit-appnotes) または Simplicity Studio でご確認いただけます。

5.2 低周波数クロック・ソース

外部低周波数クロックは、水晶またはセラミック共振器 または外部クロック・ソースから供給できます。

5.2.1 低周波数水晶

以下の図に示すように、水晶は EFM32 および EFR32 Wireless Gecko シリーズ 1 デバイスの LFXTAL_N ピンと LFXTAL_P ピンの間に接続されています。

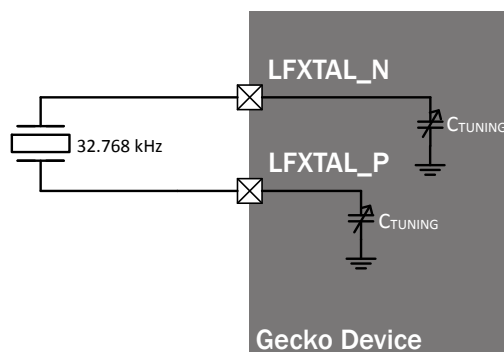


図 5.1. 低周波数水晶発振器

これらの負荷コンデンサがチップに実装されているため、EFM32 および EFR32 Wireless Gecko シリーズ 1 デバイ스에接続された低周波数水晶に外部負荷コンデンサは必要ありません。また、ソフトウェア制御によるレジスタ・ビット・フィールドでチューニングできるため、BOM コストと PCB 設置面積の削減につながります。EFM32 および EFR32 Wireless Gecko シリーズ 1 LFXO は 32.768 kHz の水晶をサポートします。サポートされる負荷容量および ESR 値については、デバイス固有のデータシートを参照してください。また、オンチップ負荷コンデンサのチューニング方法についてはリファレンス・マニュアルを参照してください。

5.2.2 低周波数外部クロック

EFM32 および EFR32 Wireless Gecko シリーズ 1 デバイスは、TCXO や VCXO などの外部ソースから低周波数クロックを供給することができます。適切な外部発振器を選択するには、周波数、経年劣化、安定性、電圧感度、立ち上がり/立ち下がり時間、デューティ・サイクル、信号レベルなどの仕様を考慮してください。外部クロック信号として、周波数 32.768 kHz の方形波または正弦波のいずれかを使用できます。外部クロック・ソースは [図 5.2 低周波数外部クロック\(22 ページ\)](#) のように接続する必要があります。

バイパスおよびバッファ入力モードは、外部クロック・ソースでサポートされています。50% のデューティ・サイクルで $0 \sim V_{IOVDD}$ V の範囲で位相を切り替える CMOS 方形波は、LFXO をバイパスする `CMU_LFXOCTRL_MODE = DIGEXTCLK` で使用されます。最小振幅と最大振幅が 800 mV と 1.2 V の外部正弦波ソース (`CMU_LFXOCTRL_MODE = BUFEXTCLK`) は、LFXTAL_N ピンに直列で接続され、内部で AC 結合されます。正弦波の最小電圧は接地電圧よりも高く、最大電圧は 1.4 V 未満である必要があります。

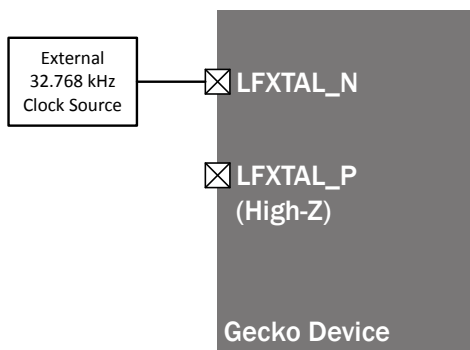


図 5.2. 低周波数外部クロック

5.3 高周波数クロック・ソース

外部高周波数クロックは、水晶またはセラミック共振器 または外部クロック・ソースから供給できます。

5.3.1 高周波数水晶およびセラミック共振器

[図 5.3 高周波数水晶発振器\(22 ページ\)](#) に示すように、水晶またはセラミック共振器 は EFM32 および EFR32 Wireless Gecko シリーズ 1 デバイスの HFXTAL_N ピンと HFXTAL_P ピンの間に接続されています。

EFM32 および EFR32 Wireless Gecko シリーズ 1 デバイスでは、外部負荷コンデンサは必要ありません。これらはチップに実装され、ソフトウェア制御によるレジスタ・ビット・フィールドでチューニングできるため、BOM コストと PCB 設置面積の削減につながります。サポートされている水晶周波数の範囲、負荷容量のチューニング、ESR 値については、デバイス固有のデータシートを確認してください。特に、オンチップ無線および関連するプロトコル・スタックを使用する場合は、特定の水晶周波数が必要です。その他の値の使用は明示的にサポートされていません。

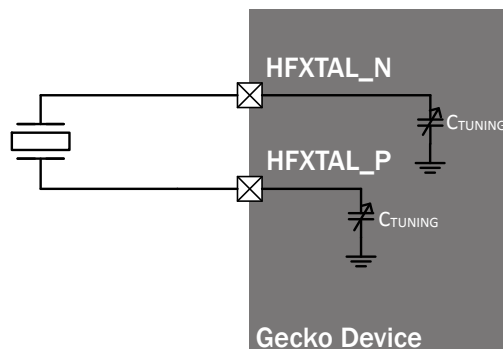


図 5.3. 高周波数水晶発振器

5.3.2 高周波数外部クロック

EFM32 および EFR32 Wireless Gecko シリーズ 1 デバイスは、TCXO や VCXO などの外部ソースから低周波数クロックを供給することができます。適切な外部発振器を選択するには、周波数、経年劣化、安定性、電圧感度、立ち上がり/立ち下がり時間、デューティ・サイクル、信号レベルなどの仕様を考慮してください。外部クロック信号には、デバイスのデータシートに従って、周波数の方形波または正弦波信号のいずれかが使用されます。外部クロック・ソースは [図 5.4 外部高周波数クロック\(23 ページ\)](#) のように接続する必要があります。

バッファされたクロックまたはデジタル外部クロック向けの特定のモードを備えた LFXO とは異なり、EFM32 および EFR32 Wireless Gecko シリーズ 1 デバイスの高周波数クロック入力オプションには多くの制約があります。このようなデバイスでは、最小振幅と最大振幅が 800 mV と 1.2 V の外部でバッファされた正弦波は、HFXTAL_N ピンに直列で接続できます。正弦波の最小電圧は接地電圧よりも高く、最大電圧は 1.4 V 未満である必要があります。高周波数クロックを供給する際に適用されるオプションと制限事項については、デバイス固有のデータシートとリファレンス・マニュアルを参照してください。

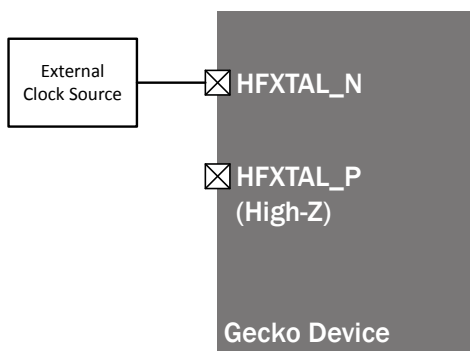


図 5.4. 外部高周波数クロック

第 6 章 USB

一部の EFM32 シリーズ 1 デバイスには USB コントローラと 3.3V LDO が統合されています。以下のセクションに、USB 電源のデカップリング、およびバス信号と制御信号の接続について異なる構成をいくつか示します。

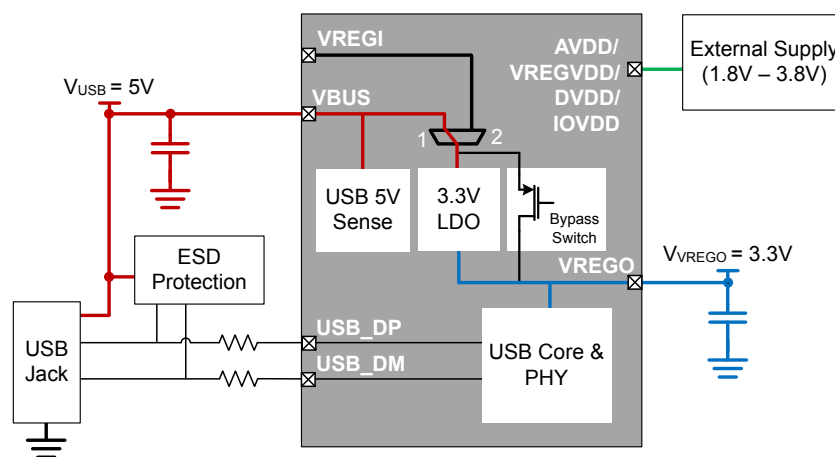
USB 仕様に反しないために、 V_{USB} の静電容量は合計で 10 μF を超えないようにする必要があります。USB アプリケーションの詳細なハードウェア・ガイダンスについては、「AN0046 : USB ハードウェア設計ガイド」を参照してください。

6.1 セルフ・パワー USB

標準の EFM32 シリーズ 1 セルフ・パワー USB デバイス・アプリケーションでは、内部 3.3V LDO を使用して PHY のみに電力が供給され（ただし、その他の外部コンポーネントへの電力供給にも使用できます）、システムの他の部分には外部 1.8V ~ 3.8V 電源から電力が供給されます。USB 準拠仕様により、USB PHY への供給電圧は 3.0V ~ 3.6V でなければならないことに注意してください。

使用していない場合、VREGI 入力はフロートのまま維持され、弱い内部プルダウンにより、このピンがグラウンドに維持されます。

USB に関係のないバイパス・コンデンサは、以下に示されていません。



Note: Rev B 以前の EFM32GG11 デバイスは、USB_DP および USB_DM の直列抵抗が 0 である必要があります。

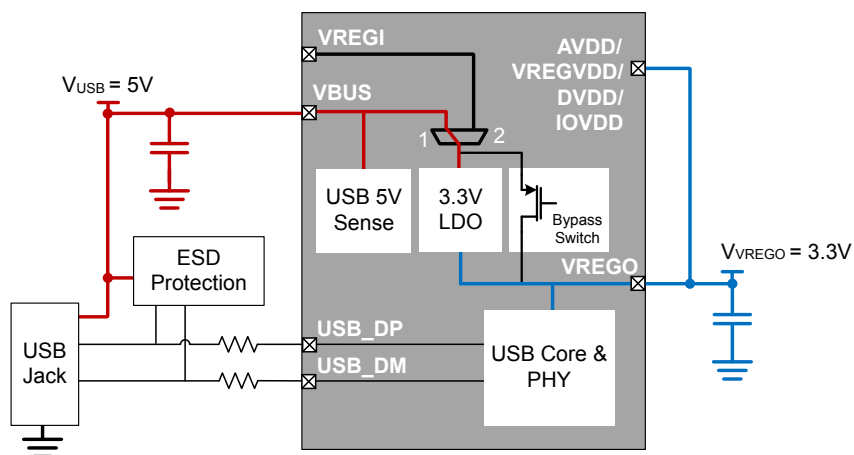
図 6.1. セルフ・パワー USB アプリケーション

6.2 バス・パワー USB

典型的な EFM32 シリーズ 1 バス・パワー USB デバイス構成を [図 6.2 バス・パワー USB アプリケーション\(25 ページ\)](#) に示します。この構成では、内部 3.3 V LDO が USB 5 V 電源に接続され、USB PHY と EFM32 シリーズ 1 の両方に 3.3 V で給電されます。電圧レギュレータ出力 (VREGO) は、システム内のその他のコンポーネントへの電源としても使用できます。USB 準拠仕様により、USB PHY への供給電圧は 3.0 V ~ 3.6 V でなければならないことに注意してください。

使用していない場合、VREGI 入力はフロートのまま維持され、弱い内部プルダウンにより、このピンがグラウンドに維持されます。

USB に関係のないバイパス・コンデンサは、以下に示されていません。



Note: Rev B 以前の EFM32GG11 デバイスは、USB_DP および USB_DM の直列抵抗が 0 である必要があります。

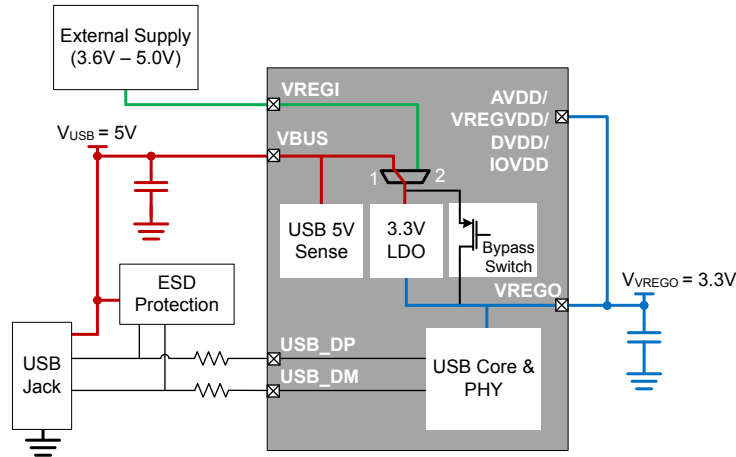
図 6.2. バス・パワー USB アプリケーション

6.3 デュアル・パワー USB

デュアル・パワー USB 構成を [図 6.3 デュアル・パワー USB アプリケーション\(26 ページ\)](#) に示します。この構成を使用すると、バッテリー電源または外部電源のデバイスが USB ホストに接続されている場合に、その電源を USB 5 V 電源に切り替えることができます。バッテリー電源デバイスの寿命を延ばすことができます。内部スイッチにより、VREGI ピンのバッテリー（またはその他の外部電源）と VBUS ピンの USB 5 V 電源との間で、3.3 V LDO 入力にシームレスに切り替えることができます。

一般にファームウェアでは、2 つの電源入力 (VREGI または VBUS) のうち高い方から 3.3 V LDO に電力を供給できるようにブロックを構成します。未使用または未接続の場合、VREGI 入力と VBUS 入力は、弱い内部プルダウンを介してグラウンドに設定されます。

USB に関係のないバイパス・コンデンサは、以下に示されていません。



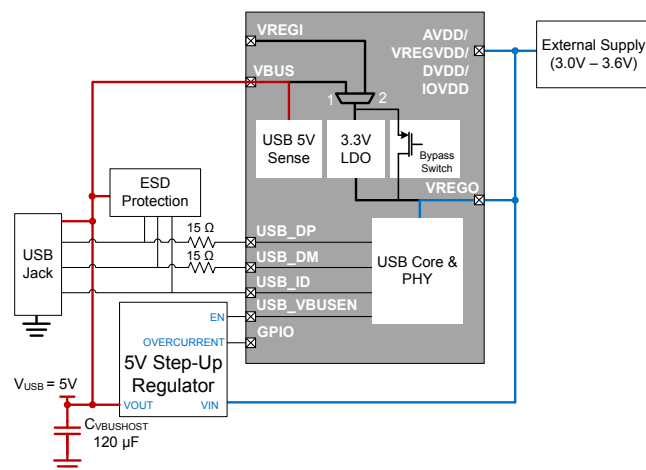
Note: Rev B 以前の EFM32GG11 デバイスは、USB_DP および USB_DM の直列抵抗が 0 である必要があります。

図 6.3. デュアル・パワー USB アプリケーション

6.4 USB ホスト

[図 6.4 ホスト USB アプリケーション\(26 ページ\)](#) は、外部 5 V ステップアップ・レギュレータを使用した、標準の EFM32 シリーズ 1 ホスト構成を示しています。この構成では、内部 3.3 V LDO は使用せず、VREGO ピンは外部 3.0 V から 3.6 V ソースで直接駆動されます。VREGI 入力はフロートのまま維持され、弱い内部プルダウンにより、このピンがグラウンドに維持されます。VBUS 入力は引き続き USB 5 V 検出に使用されます。

ホスト・モードでは、最小の USB 5 V デカップリング静電容量は 120 uF です。USB に関係のないバイパス・コンデンサは、以下に示されていません。



Note: Rev B 以前の EFM32GG11 デバイスは、USB_DP および USB_DM の直列抵抗が 0 である必要があります。

図 6.4. ホスト USB アプリケーション

第 7 章 バックアップ電源ドメイン

7.1 概要

EFM32 シリーズ 1 Giant Gecko および Tiny Gecko デバイスには、部分的にバックアップ・バッテリーで電力を供給することができます。これらのデバイスには RTCC 専用の電力ドメインがあり、主電源が失われても CROTIMER とともに、その 128 バイトのリテンションレジスタを保持できます。主電源が失われると、システムは EM4 ハイパーネットと同等の低エネルギー・モードになり、自動的にバックアップ電源に切り替わります。

Note: 2.3 電源要件 に示されている電源関係要件を常に順守する必要があります。つまり、主電源 (VREGVDD/AVDD) が切れても、この関係は有効なままでなければなりません (すべてのシナリオにおいて $AVDD \geq IOVDD$ でなければなりません)。

7.2 接続

バックアップ電源ドメインのインターフェイスは 3 本のピンで構成されています。BU_VIN はバックアップ電源に直接接続されており、動作に必要な唯一のピンです。BU_VOUT はバックアップ電源から外部デバイスに給電するために共有され、BU_STAT はバックアップ・モードが有効なときは BU_VIN に駆動され、それ以外の場合はグラウンドに駆動されます。

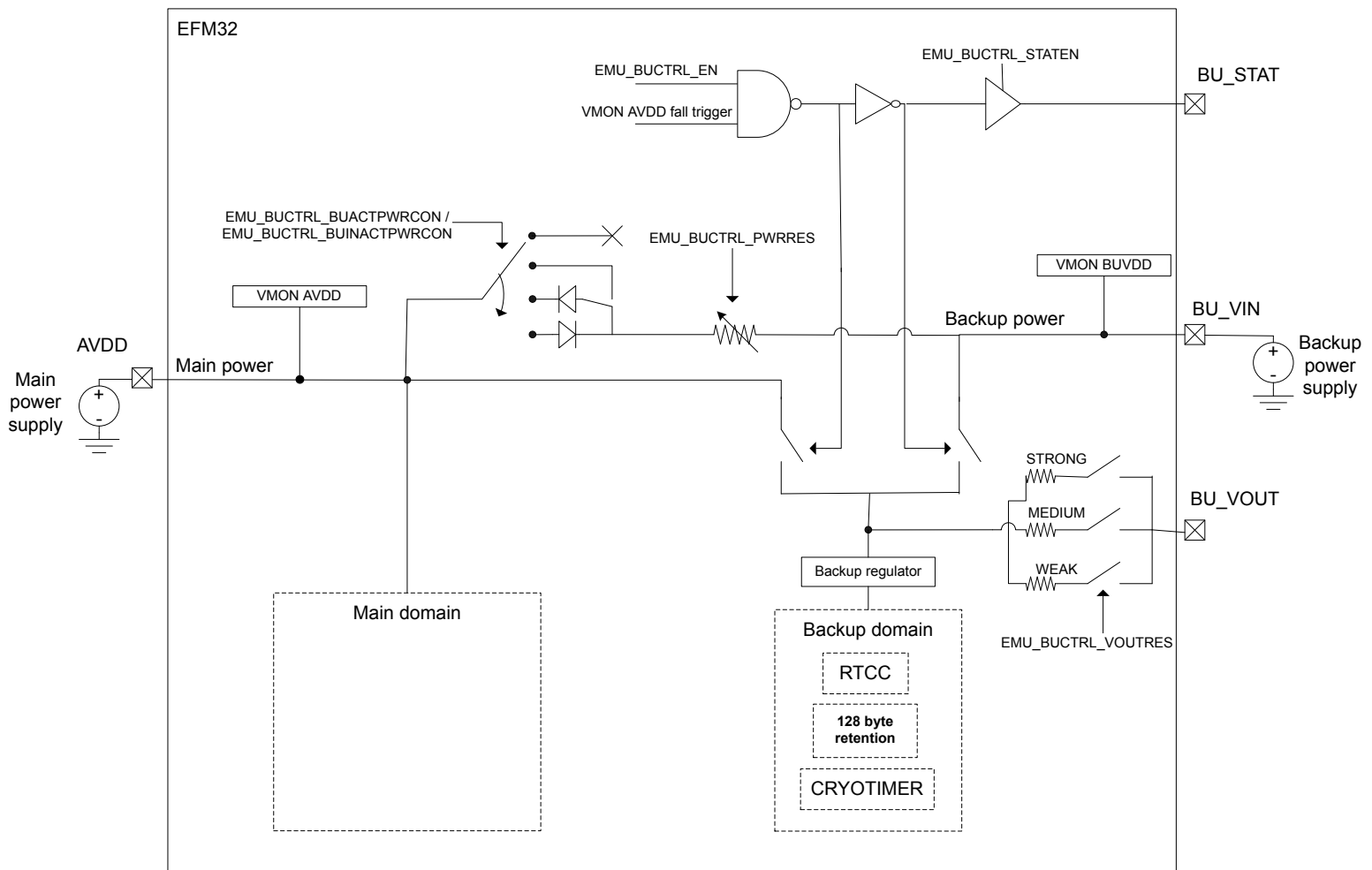


図 7.1. バックアップ電源ドメイン

Note: この 3 本のピンはすべて GPIO や周辺機能と共有されており、適切なバックアップ・ドメイン操作を行うには以下のように構成する必要があります。

- ・ モード・レジスタを介して無効にする (GPIO_Px_MODEL/GPIO_Px_MODEH)
- ・ GPIO_Px_DOUT で出力を 0 に設定する (設定すると無効であってもピンがプルアップされます)
- ・ GPIO_Px_PINLOCKN で該当するビットを設定してロックする

バックアップ供給入力で使用可能なソースとしては、バッテリーや、出力電圧がそのデバイスで許可されているのと同じ範囲に設定された超キャパシタがあります。主電源からバックアップ電源に充電することも可能です。低電流外部回路も BU_VOUT ピンに接続し、主電源が失われたときにオンチップのバックアップ・ドメインと併せて、バックアップ電源で給電することができます。

Note: この機能を使用する場合、その回路が接続されていないか、システムの他の部分から電氣的に切り離されていることが重要です。この要件に従わないと、ある程度の電力が再び供給され、バックアップ電源が急速に消耗することになります。

第 8 章 修正履歴

改訂 1.55

2021 年 1 月

- ・ アプリケーション・ノートの参考資料を更新しました。

改訂 1.54

2020 年 6 月

- ・ EFM32GG12 を追加しました。
- ・ [5.2.2 低周波数外部クロック](#) と [5.3.2 高周波数外部クロック](#) の正弦波発振器入力に必要な振幅を訂正しました。

改訂 1.53

2019 年 12 月

- ・ AN958 の [4.1 シリアル・ワイヤ・デバッグ](#) および [4.2 JTAG デバッグ](#) にリファレンスを追加。
- ・ ドキュメント全体の誤字を修正。

改訂 1.52

2018 年 8 月

- ・ EFM32GG11 Rev A/X (0 Ω が必要) の場合を除き、USB_DP および USB_DM の直列抵抗を 33 Ω に更新しました。

改訂 1.51

2018 年 5 月

- ・ 2.4 GHz 電源アンプの場合、PAVDD ピンは電源入力のみであることを明記 (サブ GHz の場合、電源アンプは外部から給電します)。

改訂 1.50

2018 年 1 月

- ・ EFM32JG13 および EFM32PG13 部品の互換性に関する記述を削除。
- ・ EFM32PG1 スターター・キットと後続の EFM32 シリーズ 1 デバイスのスターター・キットで使用するものの違いに基づいて、デカップリング・コンデンサに関する注記を変更。

改訂 1.49

2017 年 9 月

- ・ EFR32xG14 にリファレンスを追加。
- ・ EFM32TG11 にリファレンスを追加
- ・ バックアップ・ドメインのセクションを追加
- ・ セクション「[高周波数外部クロック](#)」を変更して、EFM32xG1 および EFR32xG1 とそれ以降のシリーズ 1 ファミリー・メンバーの違いを反映。

改訂 1.48

2017 年 6 月

- ・ EFM32GG11 にリファレンスを追加。
- ・ 「電源ピンの概要」に VBUS を追加。
- ・ USB_VREGO と USB_VREGI の名前を VREGO と VREGI に変更。
- ・ セクション「[USB](#)」を追加。

改訂 1.47

2017 年 1 月

- ・ アプリケーション・ノートをファミリに基づいて複数のアプリケーション・ノートに分割。
- ・ EFM32xG11/12 および EFR32xG12/13/14 デバイスのコンテンツを更新。
- ・ デフォルトの DCDC 出力コンデンサを 1.0 uF から 4.7 uF に変更。
- ・ レギュレータ出力コンデンサと DC-DC 出力コンデンサのキャパシタンス対温度の特性を確認するよう、システム設計者へのノートを追加。

Simplicity Studio

One-click access to MCU and wireless tools, documentation, software, source code libraries & more. Available for Windows, Mac and Linux!



IoT Portfolio
www.silabs.com/IoT



SW/HW
www.silabs.com/simplicity



Quality
www.silabs.com/quality



Support & Community
www.silabs.com/community

Disclaimer

Silicon Labs intends to provide customers with the latest, accurate, and in-depth documentation of all peripherals and modules available for system and software implementers using or intending to use the Silicon Labs products. Characterization data, available modules and peripherals, memory sizes and memory addresses refer to each specific device, and "Typical" parameters provided can and do vary in different applications. Application examples described herein are for illustrative purposes only. Silicon Labs reserves the right to make changes without further notice to the product information, specifications, and descriptions herein, and does not give warranties as to the accuracy or completeness of the included information. Without prior notification, Silicon Labs may update product firmware during the manufacturing process for security or reliability reasons. Such changes will not alter the specifications or the performance of the product. Silicon Labs shall have no liability for the consequences of use of the information supplied in this document. This document does not imply or expressly grant any license to design or fabricate any integrated circuits. The products are not designed or authorized to be used within any FDA Class III devices, applications for which FDA premarket approval is required or Life Support Systems without the specific written consent of Silicon Labs. A "Life Support System" is any product or system intended to support or sustain life and/or health, which, if it fails, can be reasonably expected to result in significant personal injury or death. Silicon Labs products are not designed or authorized for military applications. Silicon Labs products shall under no circumstances be used in weapons of mass destruction including (but not limited to) nuclear, biological or chemical weapons, or missiles capable of delivering such weapons. Silicon Labs disclaims all express and implied warranties and shall not be responsible or liable for any injuries or damages related to use of a Silicon Labs product in such unauthorized applications.

Note: This content may contain offensive terminology that is now obsolete. Silicon Labs is replacing these terms with inclusive language wherever possible. For more information, visit www.silabs.com/about-us/inclusive-lexicon-project

Trademark Information

Silicon Laboratories Inc., Silicon Laboratories®, Silicon Labs®, SiLabs® and the Silicon Labs logo®, Bluegiga®, Bluegiga Logo®, Clockbuilder®, CMEMS®, DSPLL®, EFM®, EFM32®, EFR®, Ember®, Energy Micro, Energy Micro logo and combinations thereof, "the world's most energy friendly microcontrollers", Ember®, EZLink®, EZRadio®, EZRadioPRO®, Gecko®, Gecko OS, Gecko OS Studio, ISOModem®, Precision32®, ProSLIC®, Simplicity Studio®, SiPHY®, Telegesis, the Telegesis Logo®, USBXpress®, Zentri, the Zentri logo and Zentri DMS, Z-Wave®, and others are trademarks or registered trademarks of Silicon Labs. ARM, CORTEX, Cortex-M3 and THUMB are trademarks or registered trademarks of ARM Holdings. Keil is a registered trademark of ARM Limited. Wi-Fi is a registered trademark of the Wi-Fi Alliance. All other products or brand names mentioned herein are trademarks of their respective holders.



Silicon Laboratories Inc.
400 West Cesar Chavez
Austin, TX 78701
USA

www.silabs.com